

|       |                                    |      |          |
|-------|------------------------------------|------|----------|
| 所属実験室 | 計算機システム                            | 指導教員 | 佐藤 寿倫 教授 |
| 学籍番号  | TL061232                           | 氏 名  | 養父 勝     |
| 論文題目  | Cell/B. E. 上での並列プログラム開発の効率改善に関する検討 |      |          |

## 1. はじめに

近年、CPU の進化がマルチコア、マルチスレッド化に向かっている以上、並列プログラミングの重要性が高まってきているのは間違いない。現在発売されている CPU は、複数個の演算コアを持つのが当たり前になっており、並列計算が世の主流として受け入れられていくことは容易に予想できる。そこで本稿では、Cell Broadband Engine (以下、Cell) を用いた並列プログラミングについて述べる。Cell は、異なる種類の複数のコアを持つ「ヘテロジニアス・マルチコアプロセッサ」であり、マルチメディア処理を意識してデザインされている。そのため様々な技術を組み合わせれば、同じ種類の複数のコアを搭載した「ホモジニアス・マルチコアプロセッサ」では到底得られないような莫大な並列化効果を生むことができる[1]。ここでは Cell プログラミングが、何故逐次プログラミングに比べて難易度が高いのかを明らかにしていく。

## 2. Cell Broadband Engine

Cell は、1 基の制御系プロセッサコア (PPE) と 8 基の演算系プロセッサコア (SPE) で構成されている。各プロセッサコアは、EIB (Element Interconnect Bus) と呼ばれる高速なバスで接続されている。また、EIB はメインメモリや外部入出力デバイスとも接続されていて、各プロセッサコアは EIB を経由してデータアクセスをおこなう。

PPE は、64 ビット PowerPC アーキテクチャの汎用プロセッサであり、従来のプロセッサと同様に OS やアプリケーションの実行がおこなえる。また、OS の役割であるメインメモリや外部デバイスへの入出力制御に加えて、SPE を制御する役割も担っている。

SPE は、128 ビットの全く新しいアーキテクチャのサブプロセッサである。演算処理に特化した

プロセッサコアであり、一般的な OS などを動作させることができない。その代わりに、高速な演算の 128 本もの汎用レジスタ、2 命令の同時発行が可能で非対称パイプライン、SIMD 命令による並列演算が可能である。

## 3. Cell プログラミング

汎用プロセッサである PPE で制御を行い、計算処理に長けた SPE で演算処理を行うのが Cell の基本的なプログラミング・モデルである。PPE と SPE はアーキテクチャが異なるため、PPE 用のプログラムと SPE 用のプログラムは別々のプログラムとして書き、コンパイルする必要がある。また、SPE 上のプログラムからはメインメモリにアクセスできないため、プログラマコードや演算に必要なデータは、全てプログラマがメインメモリから LS 上に DMA 転送しなければならない。8 つの SPE が独立して動作しているので、複数の SPE で並列処理できる部分は、理論上は使用 SPE 倍となる。したがって、Cell プログラミングにおいては、演算オーバーヘッドが高くかつ並列処理が可能な箇所を見極めて、その部分をなるべく SPE 上に切りだしていくことになる。

## 4. まとめ

Cell は、通常の並列プログラミングの技術に加えて、さらに Cell 独自の技術がいくつか必要になるので、ビギナーにとっては難易度が高い。しかし、どのようなタイプの並列プログラミング技術においても、必要となる並列化知識や手法にはそれほど大きな違いはない。

## 参考文献

- [1] 安田絹子, 小林林広, 飯塚博道, 阿部貴之, 青柳慎吾, “マルチコア CPU のための並列プログラミング”, 秀和システム, 2006.