

所属実験室	計算機システム	指導教員	佐藤 寿倫
学籍番号	TL091220	氏名	吉田 康洋
論文題目	高性能プロセッサ向け省電力化メモリスケジューラの検討		

1. はじめに

プロセッサ性能の大きな要素として消費電力がある。複数のプロセッサコアを一つのチップに集積するマルチコアプロセッサでは、並列処理を効率よく行う必要がある。そのためにはメモリスケジューラの構成が大きく作用する。スケジューラは決められた時間でプログラムを実行する機能である。本稿ではマルチコアでのメモリスケジューラの検討、改善を行うことを目的とする。[1]

2. 予備評価

国際会議 ISCA でメモリスケジューリングのコンテスト [2] が開催された。ここで公開されたソースコードの中から特徴的な 4 つのスケジューラを利用した。それらのアルゴリズムを実行し、得た結果を基にそれぞれのスケジューラについて考察した。実験の評価環境としてトレースベースのシュミレータ USIMM [2] を使用した。評価指標にはエネルギー遅延積 (EDP) を用いた。EDP は実行サイクル数×消費電力の 2 乗で表される。4 つのスケジューラについて検証した。フェーズ予測機能の利用、リフレッシュとライトのオーバーラップを特徴としたバランスの良い shky [3] が EDP で最も優れた値を収めた。

3. 省電力化スケジューラの提案

先に評価した 4 つのスケジューラはいずれも省電力モードを利用していない。そこで、この機能を EDP 値が最も優れていた shky に組み込み改善を図る。DDR3 の省電力モードは Clock Enable 信号を制御することで Clock を事実上停止する機能である [4]。省電力モードに入るためには条件がある。オートプリチャージ中、リフレッシュ中、アクティブローを実行中などの条件である。それらの命令が存在するスケジューラのみ今回の手法を用いることができる。

- 1.対象となるソースコードのリフレッシュ部分を見つける
 - 2.リフレッシュ実行前にパワーダウンコマンドを入力する

Shky-pdmのアルゴリズム

4. 改善後の結果

従来のスケジューラを shky、省電力化のスケジューラを shky-pdm と呼ぶ。省電力化が働き一部電力を抑えることができた。若干ではあるが EDP 値が低下した。以下に実行結果を示す。この結果ではあまり大きな変化は見られなかった。実行サイクル数が変化していることからこの提案手法は誤りであると推断できる。

表1. shkyの測定結果

	EDP(J·s)	power(W)	cycles(x10 ⁶)
c1-c1-c2-c2-1	1.226	8.280	587.4
c1-c1-c2-c2-4	0.779	8.186	306.1

表2. shky-pdmの測定結果

	EDP(J·s)	power(W)	cycles(x10 ⁶)
c1-c1-c2-c2-1	1.218	8.245	581.5
c1-c1-c2-c2-4	0.783	8.262	306.8

※c1-c1-c2-c2-1,c1-c1-c2-c2-4ではチャンネルの本数が異なる

5. まとめ

省電力化にはいくつか手法があり今回はメモリからアプローチをかけ省電力化を図った。結果的には今回の提案手法は正しいことが分かったが、今後の実験の糧になるはずである。今回生じた課題を解決するために、DDR3 の特性を理解し各種信号のタイミングなどを調整し、スケジューリングアルゴリズムの中でパワーダウンモードを適切なタイミングで実行する必要がある。

参考文献

- [1] 笠原博徳、並列化コンパイラ協調型低消費電力・高実効性能マルチコアプロセッサの動向、情処研報, 2006-ARC-166,(2006)
- [2] 3rdJILP Workshop Architecture Competitions: Memory Scheduling Championship, [http://www.cs.utah.edu/~rajeev/jwac12/\(2014.1.26.アクセス\)](http://www.cs.utah.edu/~rajeev/jwac12/(2014.1.26.アクセス))
- [3] Y-S Moon, /The Compact Memory Scheduling Maximizing Row Buffer Locality/ 3rd JILP Workshop on Computer Architecture Competition s: Memory Scheduling Championship, 2012(2014.1.26.アクセス)
- [4] デイビット・A・パターソン, ジョン・L・ヘネシー, ヘネシー&パターソン コンピュータアーキテクチャ定量的アプローチ 第4版, 翔泳社, 2008