

所属研究室	計算機システム	指導教員	佐藤 寿倫
学籍番号	TL111275	氏 名	大迫 健士郎
論文題目	命令セットアーキテクチャの違いによるプロセッサ性能への影響		

1.はじめに

今回 x86 アーキテクチャと ARM アーキテクチャの 2 つの命令セットアーキテクチャに注目する。以前は x86 アーキテクチャはサーバや PC 市場向けとして、ARM アーキテクチャは携帯電話やタブレット市場向けとして住み分けが出来ていた。しかし、互いに領域を拡大していったことにより衝突が起きるようになった。そこで、組み込み向けのプログラムを用いて様々な構成でシミュレーションし、どちらの命令セットアーキテクチャが用途に適しているか考察する。

2.実験内容

シミュレータには gem5[1]と Multi2Sim[2]の 2 つを用いる。前者で ARM の後者で x86 のシミュレーションを実施する。プロセッサはシングルコアで複数のキャッシュ構成でシミュレーションを行う。指標には、CPI (Cycle Per Instruction) とサイクル数を用いる。表 1 と表 2 に構成を記載する。ベンチマークプログラムは MediaBench[3]の mpeg2decode を使用する。

表 1 構成 1 のキャッシュパラメータ

	Case1	Case2	Case3
L1Cache	64kB	32kB	16kB
	8way, 64B block, LRU		
L2Cache	256kB, 8way, 64B block, LRU		
L3Cache	4MB, 8way, 64B block, LRU		

表 2 構成 2 のキャッシュパラメータ

	Case1	Case2	Case3	Case4
L1cache	32kB		16kB	
	8way, 64B block, LRU			
L2Cache	512kB	256kB	512kB	256kB
	8way, 64B block, LRU			

3.結果

結果を図 1 と図 2 に示す。サイクル数については構成 1-1 と構成 2-1 の値を 1 として正規化している。

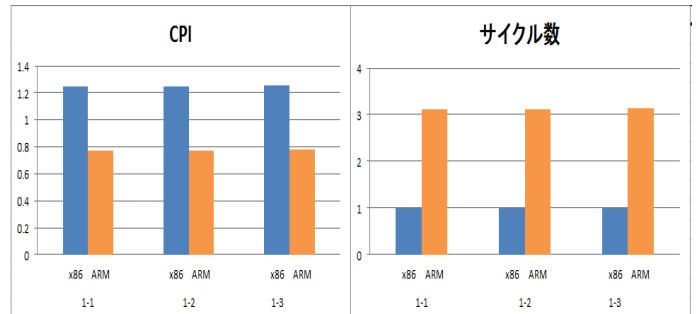


図 1 構成 1 の結果

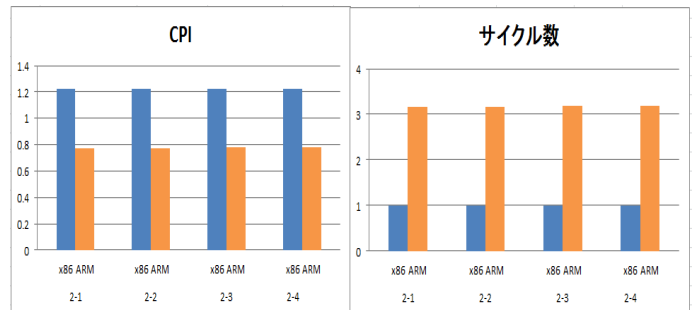


図 2 構成 2 の結果

全ての構成において ARM の方が CPI が小さくなった。一方、サイクル数では平均で ARM が x86 の 3.15 倍となっており、x86 の方が性能が高いということとなった。ARM は RISC 方式を採用しているため、CISC 方式を採用する x86 よりも命令数が多くなったことが理由である。

4.まとめ

本論文では x86 と ARM に注目し、それぞれの違いによるプロセッサ性能への影響について考察を行った。今回使用した mpeg2decode に限り x86 が適していると言える。結果より、組み込み向けのプロセッサの命令セットアーキテクチャとして x86 を採用することができる。

参考文献

- [1] N. Binkert, et.al, ACM SIGARCH CAN, 39(2), 2011
- [2] R. Ubal, et.al, SBAC-PAD, 2007.
- [3] C. Lee, et.al, MICRO, 1997.